

(19)



**Евразийское  
патентное  
ведомство**

(11) **048125**

(13) **B1**

(12) **ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ЕВРАЗИЙСКОМУ ПАТЕНТУ**

(45) Дата публикации и выдачи патента  
**2024.10.28**

(21) Номер заявки  
**202291431**

(22) Дата подачи заявки  
**2021.07.29**

(51) Int. Cl. **G02F 1/1368** (2006.01)  
**G02F 1/1362** (2006.01)  
**H01L 27/12** (2006.01)  
**H01L 21/77** (2017.01)

---

(54) **ПОДЛОЖКА МАТРИЦЫ, СПОСОБ ЕЕ ИЗГОТОВЛЕНИЯ И ДИСПЛЕЙНАЯ ПАНЕЛЬ**

---

(31) **202110832924.8**

(32) **2021.07.22**

(33) **CN**

(43) **2024.05.31**

(86) **PCT/CN2021/109177**

(87) **WO 2023/000368 2023.01.26**

(71)(73) Заявитель и патентовладелец:

**ТиСиЭл ЧАЙНА СТАР  
ОПТОЭЛЕКТРОНИКС  
ТЕКНОЛОДЖИ КО., ЛТД. (CN)**

(72) Изобретатель:

**Тань Сяофан, Сун Чживэй, Хэ Вэй,  
Юань Цзиван (CN)**

(74) Представитель:

**Кузнецова С.А. (RU)**

(56) **CN-A-101093843  
CN-A-101303500  
US-A1-2008024688  
US-A1-2017315411**

---

(57) Представлены подложка матрицы, способ ее изготовления и дисплейная панель. В подложке матрицы первый металлический слой содержит общий электрод, при этом общий электрод содержит первую рамку и провод, расположенный в первой рамке, провод и первая рамка изолированы друг от друга и расположены на расстоянии, второй металлический слой и первый металлический слой расположены в разных слоях, второй металлический слой содержит совместный электрод, и совместный электрод расположен так, что он перекрывается с проводом.

---

**B1**

**048125**

**048125  
B1**

### **Область техники, к которой относится изобретение**

Настоящее изобретение относится к области техники дисплеев и, в частности, к подложке матрицы, способу ее изготовления и дисплейной панели.

### **Предпосылки изобретения**

В настоящее время для увеличения светопропускания жидкокристаллической дисплейной панели в подложке матрицы используется электрод пикселя с восемью доменами и совместная шина для приведения жидких кристаллов в действие с целью преломления. Пиксели подложки матрицы включают область основного пикселя и область субпикселя. В области основного пикселя выполнены тонкопленочный транзистор (TFT) и электрод основного пикселя, и в области субпикселя выполнены два TFT и электрод субпикселя, при этом один из TFT соединен с совместной шиной.

Однако при исследованиях и реализациях традиционной технологии автор настоящего изобретения обнаружил, что по причине того, что общий электрод содержит рамку электрода и полосу, соединенную в рамке, и полоска перекрывается с совместной шиной на большой площади перекрытия, между общим электродом и совместной шиной легко происходит короткое замыкание, которое приводит к вертикальным темным линиям.

### **Сущность изобретения**

В вариантах осуществления настоящего изобретения предоставлена подложка матрицы, способ ее изготовления и дисплейная панель, в которой уменьшен риск возникновения короткого замыкания между общим электродом и совместной шиной.

В вариантах осуществления настоящего изобретения предоставлена подложка матрицы, которая содержит:

подложку;

первый металлический слой, расположенный на подложке, при этом первый металлический слой содержит общий электрод и линию развертки, общий электрод и линия развертки расположены на расстоянии, общий электрод содержит первую рамку и провод, расположенный в первой рамке, и провод и первая рамка изолированы друг от друга и расположены на расстоянии;

первый изолирующий слой, расположенный на первом металлическом слое;

второй металлический слой, расположенный на первом изолирующем слое, при этом второй металлический слой содержит линию данных и совместный электрод, линия данных и совместный электрод расположены на расстоянии, линия развертки и линия данных расположены так, что они пересекаются друг с другом, образуя область пикселя, и совместный электрод расположен так, что он перекрывается с проводом;

второй изолирующий слой, расположенный на втором металлическом слое; и

слой электрода пикселя, расположенный на втором изолирующем слое, при этом слой электрода пикселя содержит электрод пикселя, и электрод пикселя соответствующим образом расположен в области пикселя.

Необязательно в некоторых вариантах осуществления настоящего изобретения подложка матрицы дополнительно содержит активный слой, расположенный на первом изолирующем слое, при этом второй металлический слой расположен на активном слое, активный слой содержит первую часть, и первая часть перекрывается с проводом;

при этом ортогональная проекция первой части на плоскость, в которой размещена подложка, размещена в ортогональной проекции провода на плоскость, в которой размещена подложка.

Необязательно в некоторых вариантах осуществления настоящего изобретения в направлении от торцевой поверхности провода до средней области провода провод имеет одинаковую ширину.

Необязательно в некоторых вариантах осуществления настоящего изобретения вертикальное расстояние между торцевой поверхностью провода и первой рамкой находится в диапазоне от 4 до 8 мкм.

Необязательно в некоторых вариантах осуществления настоящего изобретения структура провода содержит две короткие стороны, расположенные противоположно друг к другу, и две длинные стороны, расположенные противоположно друг к другу, при этом одна длинная сторона соединена с одним концом каждой из коротких сторон, другая длинная сторона соединена с другим концом каждой из коротких сторон, направление прохождения коротких сторон параллельно направлению прохождения линии развертки, и направление прохождения длинных сторон перпендикулярно направлению прохождения коротких сторон.

Необязательно в некоторых вариантах осуществления настоящего изобретения вертикальное расстояние между короткими сторонами и первой рамкой находится в диапазоне от 4 до 8 мкм.

Необязательно в некоторых вариантах осуществления настоящего изобретения совместный электрод содержит основную проводную часть, при этом электрод пикселя содержит электрод основного пикселя, электрод основного пикселя содержит вторую рамку и первую часть в виде стержня, соединенную во второй рамке, основная проводная часть, провод и первая часть в виде стержня имеют одинаковое направление прохождения, и основная проводная часть, провод и первая часть в виде стержня расположены так, что они перекрываются друг с другом.

Необязательно в некоторых вариантах осуществления настоящего изобретения ширина провода

больше ширины основной проводной части.

Необязательно в некоторых вариантах осуществления настоящего изобретения электрод пикселя содержит электрод субпикселя, при этом подложка матрицы содержит первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор, и первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор соответствующим образом расположены между двумя смежными областями пикселей;

при этом все затворы первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора соединены с одной соответствующей линией развертки, истоки первого тонкопленочного транзистора и второго тонкопленочного транзистора соединены с одной соответствующей линией данных, исток третьего тонкопленочного транзистора соединен со стоком второго тонкопленочного транзистора, сток первого тонкопленочного транзистора соединен с электродом основного пикселя, сток второго тонкопленочного транзистора соединен с электродом субпикселя, и сток третьего тонкопленочного транзистора соединен с совместным электродом.

Необязательно в некоторых вариантах осуществления настоящего изобретения совместный электрод содержит изогнутую часть, соединенную между двумя смежными основными проводными частями, при этом изогнутая часть соответствующим образом расположена в боковой области первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора;

при этом часть изогнутой части расположена так, что она перекрывается с первой рамкой.

Варианты осуществления настоящего изобретения дополнительно относятся к способу изготовления подложки матрицы, включающему следующие этапы:

образование первого металлического слоя на подложке, при этом первый металлический слой содержит общий электрод и линию развертки, общий электрод и линия развертки расположены на расстоянии, общий электрод содержит первую рамку и провод, расположенный в первой рамке, и провод и первая рамка изолированы друг от друга и расположены на расстоянии;

образование первого изолирующего слоя на первом металлическом слое;

образование второго металлического слоя на первом изолирующем слое, при этом второй металлический слой содержит линию данных и совместный электрод, линия данных и совместный электрод расположены на расстоянии, линия развертки и линия данных расположены так, что они пересекаются друг с другом, образуя область пикселя, и совместный электрод расположен так, что он перекрывается с проводом;

образование второго изолирующего слоя на втором металлическом слое; и

образование слоя электрода пикселя на втором изолирующем слое, при этом слой электрода пикселя содержит электрод пикселя, и электрод пикселя соответствующим образом расположен в области пикселя.

Необязательно в некоторых вариантах осуществления настоящего изобретения для образования первого металлического слоя используют маску;

при этом маска содержит первую структуру и вторую структуру, вторую структуру располагают внутри первой структуры и на расстоянии от первой структуры, первую структуру выполняют с возможностью образования первой рамки, и вторую структуру выполняют с возможностью образования провода;

при этом вторая структура содержит первое отверстие и второе отверстие, и второе отверстие соединяют с возможностью сообщения с четырьмя углами первого отверстия; и

при этом первое отверстие является прямоугольным, первое отверстие соответствует области провода, и второе отверстие соответствует боковой области четырех углов провода.

Необязательно в некоторых вариантах осуществления настоящего изобретения маска содержит третью структуру, расположенную вне первой структуры, и третью структуру выполняют с возможностью образования линии развертки;

при этом первое отверстие содержит две первые стороны, расположенные противоположно друг к другу, и две вторые стороны, расположенные противоположно друг к другу, одну первую сторону соединяют с одним концом каждой из вторых сторон, другую первую сторону соединяют с другим концом каждой из вторых сторон, направление прохождения вторых сторон параллельно направлению прохождения третьей структуры, и направление прохождения первых сторон перпендикулярно направлению прохождения вторых сторон; и

при этом часть второго отверстия выступает из первых сторон, и часть второго отверстия выступает из вторых сторон так, что в направлении от торцевой поверхности провода до средней области провода провод имеет одинаковую ширину.

Настоящее изобретение дополнительно относится к дисплейной панели, которая содержит подложку цветного светофильтра и подложку матрицы согласно вышеописанным вариантам осуществления, при этом подложка матрицы содержит:

подложку;

первый металлический слой, расположенный на подложке, при этом первый металлический слой содержит общий электрод и линию развертки, общий электрод и линия развертки расположены на рас-

стоянии, общий электрод содержит первую рамку и провод, расположенный в первой рамке, и провод и первая рамка изолированы друг от друга и расположены на расстоянии;

первый изолирующий слой, расположенный на первом металлическом слое;

второй металлический слой, расположенный на первом изолирующем слое, при этом второй металлический слой содержит линию данных и совместный электрод, линия данных и совместный электрод расположены на расстоянии, линия развертки и линия данных расположены так, что они пересекаются друг с другом, образуя область пикселя, и совместный электрод расположен так, что он перекрывается с проводом;

второй изолирующий слой, расположенный на втором металлическом слое; и

слой электрода пикселя, расположенный на втором изолирующем слое, при этом слой электрода пикселя содержит электрод пикселя, и электрод пикселя соответствующим образом расположен в области пикселя.

Необязательно в некоторых вариантах осуществления настоящего изобретения подложка матрицы дополнительно содержит активный слой, расположенный на первом изолирующем слое, при этом второй металлический слой расположен на активном слое, активный слой содержит первую часть, и первая часть перекрывается с проводом;

при этом ортогональная проекция первой части на плоскость, в которой размещена подложка, размещена в ортогональной проекции провода на плоскость, в которой размещена подложка.

Необязательно в некоторых вариантах осуществления настоящего изобретения в направлении от торцевой поверхности провода до средней области провода провод имеет одинаковую ширину.

Необязательно в некоторых вариантах осуществления настоящего изобретения вертикальное расстояние между торцевой поверхностью провода и первой рамкой находится в диапазоне от 4 до 8 мкм.

Необязательно в некоторых вариантах осуществления настоящего изобретения структура провода содержит две короткие стороны, расположенные противоположно друг к другу, и две длинные стороны, расположенные противоположно друг к другу, при этом одна длинная сторона соединена с одним концом каждой из коротких сторон, другая длинная сторона соединена с другим концом каждой из коротких сторон, направление прохождения коротких сторон параллельно направлению прохождения линии развертки, и направление прохождения длинных сторон перпендикулярно направлению прохождения коротких сторон.

Необязательно в некоторых вариантах осуществления настоящего изобретения вертикальное расстояние между короткими сторонами и первой рамкой находится в диапазоне от 4 до 8 мкм.

Необязательно в некоторых вариантах осуществления настоящего изобретения совместный электрод содержит основную проводную часть, при этом электрод пикселя содержит электрод основного пикселя, электрод основного пикселя содержит вторую рамку и первую часть в виде стержня, соединенную во второй рамке, основная проводная часть, провод и первая часть в виде стержня имеют одинаковое направление прохождения, и основная проводная часть, провод и первая часть в виде стержня расположены так, что они перекрываются друг с другом.

Необязательно в некоторых вариантах осуществления настоящего изобретения ширина провода больше ширины основной проводной части.

Необязательно в некоторых вариантах осуществления настоящего изобретения электрод пикселя содержит электрод субпикселя, при этом подложка матрицы содержит первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор, и первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор соответствующим образом расположены между двумя смежными областями пикселей;

при этом все затворы первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора соединены с одной соответствующей линией развертки, истоки первого тонкопленочного транзистора и второго тонкопленочного транзистора соединены с одной соответствующей линией данных, исток третьего тонкопленочного транзистора соединен со стоком второго тонкопленочного транзистора, сток первого тонкопленочного транзистора соединен с электродом основного пикселя, сток второго тонкопленочного транзистора соединен с электродом субпикселя, и сток третьего тонкопленочного транзистора соединен с совместным электродом.

Необязательно в некоторых вариантах осуществления настоящего изобретения совместный электрод содержит изогнутую часть, соединенную между двумя смежными основными проводными частями, при этом изогнутая часть соответствующим образом расположена в боковой области первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора;

при этом часть изогнутой части расположена так, что она перекрывается с первой рамкой.

В подложке матрицы согласно вариантам осуществления настоящего изобретения первый металлический слой содержит общий электрод и линию развертки, и общий электрод и линия развертки расположены на расстоянии. Общий электрод содержит первую рамку и провод, расположенный в первой рамке. Провод и первая рамка изолированы друг от друга и расположены на расстоянии. Второй металлический слой и первый металлический слой расположены в разных слоях. Второй металлический слой содержит линию данных и совместный электрод, и линия данных и совместный электрод расположены

на расстоянии. Совместный электрод расположен так, что он перекрывается с проводом. Когда совместный электрод расположен так, что он перекрывается с проводом, по причине того, что провод расположен на расстоянии от первой рамки, по сравнению с общим электродом в традиционной технологии, провод отсоединен от первой рамки, что уменьшает риск короткого замыкания между совместным электродом и общим электродом.

#### **Описание графических материалов**

Сопроводительные фигуры, предназначенные для использования в описании вариантов осуществления настоящего изобретения, будут кратко описаны для более ясной иллюстрации технических решений вариантов осуществления. Описанные ниже сопроводительные фигуры являются лишь частью вариантов осуществления настоящего изобретения, и из этих фигур специалисты в данной области техники могут получить дополнительные фигуры без осуществления каких-либо изобретательских усилий.

На фиг. 1 показана плоская структурная схема подложки матрицы согласно варианту осуществления настоящего изобретения.

На фиг. 2 показан вид в сечении согласно фиг. 1 по линии MN.

На фиг. 3 показана плоская структурная схема первого металлического слоя в подложке матрицы согласно варианту осуществления настоящего изобретения.

На фиг. 4 показан вид в сечении согласно фиг. 1 по линии HL.

На фиг. 5 показана плоская структурная схема укладки первого металлического слоя и активного слоя в подложке матрицы согласно варианту осуществления настоящего изобретения.

На фиг. 6 показана плоская структурная схема укладки первого металлического слоя и второго металлического слоя в подложке матрицы согласно варианту осуществления настоящего изобретения.

На фиг. 7 показана блок-схема способа изготовления подложки матрицы согласно варианту осуществления настоящего изобретения.

На фиг. 8 показана структурная схема маски способа изготовления подложки матрицы согласно варианту осуществления настоящего изобретения.

На фиг. 9 показана структурная схема дисплейной панели согласно варианту осуществления настоящего изобретения.

#### **Подробное описание предпочтительных вариантов осуществления**

Для большей ясности и определенности цели, технического подхода и результата настоящего изобретения в дальнейшем со ссылкой на сопроводительные графические материалы дополнительно подробно описаны варианты осуществления настоящего изобретения. Следует понимать, что варианты осуществления, описанные здесь, предназначены лишь для разъяснения настоящего изобретения и не предназначены для ограничения настоящего изобретения.

В вариантах осуществления настоящего изобретения предоставляется подложка матрицы, способ ее изготовления и дисплейная панель, и они будут подробно описаны далее. Следует понимать, что порядок следующих вариантов осуществления не ограничивает приоритет вариантов осуществления.

Обращаясь к фиг. 1 и 2, в вариантах осуществления настоящего изобретения предоставлена подложка 100 матрицы, которая содержит подложку 11, первый металлический слой 12, первый изолирующий слой 13, второй металлический слой 14, второй изолирующий слой 15 и слой 16 электрода пикселя.

Обращаясь к фиг. 3, первый металлический слой 12 расположен на подложке 11. Первый металлический слой 12 содержит общий электрод com и линию scan развертки, и общий электрод com и линия scan развертки расположены на расстоянии. Общий электрод com содержит первую рамку 121 и провод 122, расположенный в первой рамке 121. Провод 122 и первая рамка 121 изолированы друг от друга и расположены на расстоянии.

Первый изолирующий слой 13 расположен на первом металлическом слое 12.

Второй металлический слой 14 расположен на первом изолирующем слое 13. Второй металлический слой 14 содержит линию data данных и совместный электрод se, и линия data данных и совместный электрод se расположены на расстоянии. Линия scan развертки и линия data данных расположены так, что они пересекаются друг с другом, образуя область xs пикселя. Совместный электрод se расположен так, что он перекрывается с проводом 122.

Второй изолирующий слой 15 расположен на втором металлическом слое 14.

Слой 16 электрода пикселя расположен на втором изолирующем слое 15. Слой 16 электрода пикселя содержит электрод rx пикселя и электрод rx пикселя соответствующим образом расположен в области xs пикселя.

В подложке 100 матрицы согласно вариантам осуществления настоящего изобретения, при условии, что совместный электрод se расположен так, что он перекрывается с проводом 122 общего электрода com, провод 122 и первая рамка 121 расположены на расстоянии, то есть провод 122 отсоединен от первой рамки 121. Даже если имеет место короткое замыкание между совместным электродом se и проводом 122, ток в проводе 122 не будет проводиться в первую рамку 121, что уменьшает риск короткого замыкания между совместным электродом se и общим электродом com.

Следует разъяснить, что, хотя общий электрод com согласно настоящему варианту осуществления содержит провод 122, провод 122 электрически не соединен с другими частями общего электрода com, и

поэтому в настоящем варианте осуществления риск короткого замыкания между совместным электродом se и общим электродом com уменьшен за счет уменьшения риска короткого замыкания между совместным электродом se и другими частями общего электрода com помимо провода 122.

Необязательно подложка 11 может представлять собой жесткую подложку или гибкую подложку. Материал подложки 11 содержит одно из стекла, сапфира, кремния, диоксида кремния, полиэтилена, полипропилена, полистирола, полилактида, полиэтиленгликольтерефталата, полиимида и полиуретана.

Необязательно первый металлический слой 12 может представлять собой такие материалы, как золото, серебро, вольфрам, молибден, железо, алюминий, титан, кремний-алюминий, сплавы алюминия и титана и т.д.

Необязательно второй металлический слой 14 может также представлять собой такие материалы, как золото, серебро, вольфрам, молибден, железо, алюминий, титан, кремний-алюминий, сплавы алюминия и титана и т.д.

Необязательно материал слоя 16 электрода пикселя может представлять собой такие оксиды, как оксид индия-олова, оксид индия-цинка и т.д. Он также может представлять собой разные проводящие металлы, сплавы, соединения и их смеси, такие как золото, серебро, платина и т.д.

Необязательно, обращаясь к фиг. 4 и 5, подложка 100 матрицы дополнительно содержит активный слой 17, расположенный на первом изолирующем слое 13. Второй металлический слой 14 расположен на активном слое 17. Активный слой 17 содержит первую часть 171, и первая часть 171 перекрывается с проводом 122.

Ортогональная проекция  $tu1$  первой части 171 на плоскость, в которой размещена подложка 11, размещена в ортогональной проекции  $tu2$  провода 122 на плоскость, в которой размещена подложка 11.

При этом, когда модуль фоновой подсветки обеспечивает поверхностный источник для дисплейной панели, которая содержит подложку 100 матрицы, свет сначала освещает первый металлический слой 12, и если первая часть 171 активного слоя 17 не экранирована проводом 122, то первая часть 171 будет облучаться и вырабатывать фототок утечки. Поэтому в подложке 100 матрицы согласно настоящему варианту осуществления используется экранирование проводом 122 первой части 171 в области, соответствующей проводу, что уменьшает риск выработки фототока утечки в области между проводом 122 и первой рамкой 121.

Необязательно в направлении от торцевой поверхности провода 122 до средней области провода 122 провод 122 имеет одинаковую ширину.

В некоторых вариантах осуществления в направлении от торцевой поверхности провода 122 до средней области провода 122 провод 122 может иметь неодинаковую ширину. Это требует только того, чтобы провод 122 мог экранировать активный слой 17 в области, соответствующей проводу.

Вертикальное расстояние  $d$  между торцевой поверхностью провода 122 и первой рамкой 121 находится в диапазоне от 4 до 8 мкм. Например, вертикальное расстояние  $d$  может составлять 4, 5, 6, 7 или 8 мкм. При этом, если вертикальное расстояние  $d$  является слишком малым, то при накоплении в проводе 122 слишком большого тока он будет пробивать первый изолирующий слой 13 в этом промежутке, вызывая проведение тока провода 122 в первую рамку 121. Если вертикальное расстояние  $d$  является слишком большим, то увеличивается риск выработки фототока утечки в этом промежутке. Поэтому риск короткого замыкания между проводом 122 и первой рамкой 121 может быть уменьшен путем установки вертикального расстояния  $d$  как равного от 4 до 8 мкм, а также может быть уменьшен риск выработки фототока утечки в промежутке между проводом 122 и первой рамкой 121.

Необязательно, обращаясь к фиг. 3, структура провода 122 содержит две короткие стороны  $a1$ , расположенные противоположно друг к другу, и две длинные стороны  $b1$ , расположенные противоположно друг к другу, при этом одна длинная сторона  $b1$  соединена с одним концом каждой из коротких сторон  $a1$ , и другая длинная сторона  $b1$  соединена с другим концом каждой из коротких сторон  $a1$ . Направление прохождения коротких сторон  $a1$  параллельно направлению прохождения линии scan развертки. Направление прохождения длинных сторон  $b1$  перпендикулярно направлению прохождения коротких сторон  $a1$ .

В частности, вертикальное расстояние  $d$  между короткими сторонами  $a1$  и первой рамкой 121 находится в диапазоне от 4 до 8 мкм.

При этом общий электрод com дополнительно содержит выступающую часть 123, соединенную с первой рамкой 121. Выступающая часть 123 расположена между первой рамкой 121 и линией scan развертки.

Необязательно, обращаясь к фиг. 1 и 6, совместный электрод se содержит основную проводную часть 141. Электрод rx пикселя содержит электрод 16a основного пикселя. Электрод 16a основного пикселя содержит вторую рамку 161 и первую часть 162 в виде стержня, соединенную во второй рамке 161. Основная проводная часть 141, провод 122 и первая часть 162 в виде стержня имеют одинаковое направление прохождения. Основная проводная часть 141, провод 122 и первая часть 162 в виде стержня расположены так, что они перекрываются друг с другом.

В настоящем варианте осуществления основная проводная часть 141, провод 122 и первая часть 162 в виде стержня расположены так, что они перекрываются друг с другом, увеличивая апертурное отношение.

Необязательно электрод 16а основного пикселя дополнительно содержит первый электрод 163 в виде ветви, и первый электрод 163 в виде ветви расположен во второй рамке 161. Направление прохождения первого электрода 163 в виде ветви пересекает направление прохождения первой части 162 в виде стержня.

При этом несколько первых электродов 163 в виде ветви по отдельности проходят в четырех направлениях, образуя электрод 16а основного пикселя с четырьмя доменами.

Необязательно электрод  $r_x$  пикселя дополнительно содержит электрод 16b субпикселя. Электрод 16b субпикселя содержит третью рамку 164 и вторую часть 165 в виде стержня, соединенную в третьей рамке 164. Основная проводная часть 141, провод 122 и вторая часть 165 в виде стержня имеют одинаковое направление прохождения. Основная проводная часть 141, провод 122 и вторая часть 165 в виде стержня расположены так, что они перекрываются друг с другом.

В настоящем варианте осуществления основная проводная часть 141, провод 122 и вторая часть 165 в виде стержня расположены так, что они перекрываются друг с другом, дополнительно увеличивая апертурное отношение.

Необязательно электрод 16а субпикселя дополнительно содержит второй электрод 166 в виде ветви, и второй электрод 166 в виде ветви расположен в третьей рамке 164. Направление прохождения второго электрода 166 в виде ветви пересекает направление прохождения второй части 165 в виде стержня.

При этом несколько вторых электродов 166 в виде ветви по отдельности проходят в четырех направлениях, образуя электрод 16b субпикселя с четырьмя доменами.

Необязательно ширина  $k_1$  провода 122 больше ширины  $k_2$  основной проводной части 141. При этой конфигурации, когда неисправность дисплея возникает из-за совместного электрода  $s_e$ , неисправный участок может быть найден согласно проводу 122, имеющему большую ширину линии.

Необязательно электрод  $r_x$  пикселя перекрывается с общим электродом  $s_{om}$ , образуя конденсатор. В частности, выступающая часть 123 общего электрода  $s_{om}$  расположена так, что она перекрывается с электродом 16а основного пикселя, повышая емкость этого конденсатора.

Необязательно подложка 100 матрицы содержит первый тонкопленочный транзистор TFT1, второй тонкопленочный транзистор TFT2 и третий тонкопленочный транзистор TFT3. Первый тонкопленочный транзистор TFT1, второй тонкопленочный транзистор TFT2 и третий тонкопленочный транзистор TFT3 соответствующим образом расположены между двумя смежными областями  $x_s$  пикселей.

Затворы первого тонкопленочного транзистора TFT1, второго тонкопленочного транзистора TFT2 и третьего тонкопленочного транзистора TFT3 соединены с одной соответствующей линией  $s_{can}$  развертки. Истоки первого тонкопленочного транзистора TFT1 и второго тонкопленочного транзистора TFT2 соединены с одной соответствующей линией  $data$  данных. Исток третьего тонкопленочного транзистора TFT3 соединен со стоком второго тонкопленочного транзистора TFT2. Сток первого тонкопленочного транзистора TFT1 соединен с электродом 16а основного пикселя. Сток второго тонкопленочного транзистора TFT2 соединен с электродом 16b субпикселя. Сток третьего тонкопленочного транзистора TFT3 соединен с совместным электродом  $s_e$ .

При этом в структуре соединений первого тонкопленочного транзистора TFT1, второго тонкопленочного транзистора TFT2 и третьего тонкопленочного транзистора TFT3 с электродом  $r_x$  пикселя реализовано распределение неравного напряжения для электрода 16а основного пикселя и электрода 16b субпикселя.

Необязательно исток и сток первого тонкопленочного транзистора TFT1, второго тонкопленочного транзистора TFT2 и третьего тонкопленочного транзистора TFT3 образованы во втором металлическом слое 14. Затворы первого тонкопленочного транзистора TFT1, второго тонкопленочного транзистора TFT2 и третьего тонкопленочного транзистора TFT3 образованы в первом металлическом слое 12.

Необязательно, обращаясь к фиг. 1 и фиг. 6, совместный электрод  $s_e$  дополнительно содержит изогнутую часть 142, соединенную между двумя смежными основными проводными частями 141. Изогнутая часть 142 соответствующим образом расположена в боковой области первого тонкопленочного транзистора TFT1, второго тонкопленочного транзистора TFT2 и третьего тонкопленочного транзистора TFT3.

Часть изогнутой части 142 расположена так, что она перекрывается с первой рамкой 121, увеличивая апертурное отношение.

Обращаясь к фиг. 7, варианты осуществления настоящего изобретения дополнительно относятся к способу изготовления подложки матрицы, включающему следующие этапы:

этап В11: образование первого металлического слоя на подложке, при этом первый металлический слой содержит общий электрод и линию развертки, общий электрод и линия развертки расположены на расстоянии, общий электрод содержит первую рамку и провод, расположенный в первой рамке, и провод и первая рамка изолированы друг от друга и расположены на расстоянии;

этап В12: образование первого изолирующего слоя на первом металлическом слое;

этап В13: образование второго металлического слоя на первом изолирующем слое, при этом второй металлический слой содержит линию данных и совместный электрод, линия данных и совместный электрод расположены на расстоянии, линия развертки и линия данных расположены так, что они пересека-

ются друг с другом, образуя область пикселя, и совместный электрод расположен так, что он перекрывается с проводом;

этап В14: образование второго изолирующего слоя на втором металлическом слое; и

этап В15: образование слоя электрода пикселя на втором изолирующем слое, при этом слой электрода пикселя содержит электрод пикселя, и электрод пикселя соответствующим образом расположен в области пикселя.

Следует пояснить, что способ изготовления подложки матрицы согласно настоящему варианту осуществления используется для изготовления подложки 100 матрицы согласно вышеописанному варианту осуществления.

При этом в способе изготовления подложки матрицы согласно настоящему варианту осуществления, при условии, что совместный электрод расположен так, что он перекрывается с проводом общего электрода, провод и первая рамка расположены на расстоянии, то есть провод отсоединен от первой рамки. Даже если имеет место короткое замыкание между совместным электродом и проводом, ток в проводе не будет проводиться в первую рамку, что уменьшает риск короткого замыкания между совместным электродом и общим электродом.

Обращаясь к фиг. 1-6, способ изготовления подложки матрицы согласно настоящему варианту осуществления объясняется следующим образом.

Этап В11: образование первого металлического слоя 12 на подложке 11. Необязательно этап В11 включает следующие этапы:

Этап В111: образование первого слоя металлического материала на подложке 11.

Этап В112: образование слоя фоторезиста на первом металлическом слое.

Этап В113: экранирование слоя фоторезиста с использованием маски 200, а затем экспонирование и проявление слоя фоторезиста для образования структурированного слоя фоторезиста.

При этом, обращаясь к фиг. 8, маска 200 содержит первую структуру pt1 и вторую структуру pt2. Вторая структура pt2 расположена внутри первой структуры pt1 и расположена на расстоянии от первой структуры pt1. Первая структура pt1 выполнена с возможностью образования первой рамки 121. Вторая структура pt2 выполнена с возможностью образования провода 122.

Вторая структура pt2 содержит первое отверстие 21 и второе отверстие 22, и второе отверстие 22 соединено с возможностью сообщения с четырьмя углами первого отверстия 21.

Первое отверстие 21 является прямоугольным, при этом первое отверстие 21 соответствует области провода 122, и второе отверстие 22 соответствует боковой области четырех углов провода 122.

Следует пояснить, что в процессе изготовления общего электрода в соответствии с традиционной технологией первое отверстие используется для непосредственного образования провода. Вследствие отклонения технологических процессов в проводе могут появляться углы, нарушенные по сравнению с предварительно установленной формой провода, и поэтому провод не может полностью экранировать соответствующий активный слой, что вызывает фототок утечки.

Поэтому, для решения вышеописанной технической задачи в способе изготовления согласно настоящему варианту осуществления второе отверстие 22 расположено в боковой области четырех углов первого отверстия 21 с целью улучшения экспонирования четырех углов и уменьшения избыточного травления фоторезиста, соответствующего области провода 122, что обеспечивает завершенность провода 122.

Необязательно маска 200 дополнительно содержит третью структуру pt3, и третья структура pt3 расположена вне первой структуры pt1. Третья структура pt3 выполнена с возможностью образования линии scan развертки.

Первое отверстие 21 содержит две первые стороны 21a, расположенные противоположно друг к другу, и две вторые стороны 21b, расположенные противоположно друг к другу. Одна первая сторона 21a соединена с одним концом каждой из вторых сторон 21b, и другая первая сторона 21a соединена с другим концом каждой из вторых сторон 21b. Направление прохождения вторых сторон 21b параллельно направлению прохождения третьей структуры pt3. Направление прохождения первых сторон 21a перпендикулярно направлению прохождения вторых сторон 21b.

Часть второго отверстия 22 выступает из первых сторон 21a, и часть второго отверстия 22 выступает из вторых сторон 21b.

Этап В114: использование структурированного слоя фоторезиста в качестве экрана и травление первого слоя металлического материала для образования первого металлического слоя.

Первый металлический слой 12 содержит общий электрод com и линию scan развертки, и общий электрод com и линия scan развертки расположены на расстоянии. Общий электрод com содержит первую рамку 121 и провод 122, расположенный в первой рамке 121. Провод 122 и первая рамка 121 изолированы друг от друга и расположены на расстоянии.

Необязательно вертикальное расстояние d между торцевой поверхностью провода 122 и первой рамкой 121 находится в диапазоне от 4 до 8 мкм. Например, вертикальное расстояние d может составлять 4, 5, 6, 7 или 8 мкм. При этом, если вертикальное расстояние d является слишком малым, то при накоплении в проводе 122 слишком большого тока он будет пробивать первый изолирующий слой 13 в этом

промежутке, вызывая проведение тока провода 122 в первую рамку 121. Если вертикальное расстояние  $d$  является слишком большим, то увеличивается риск выработки фототока утечки в этом промежутке. Поэтому риск короткого замыкания между проводом 122 и первой рамкой 121 может быть уменьшен путем установки вертикального расстояния  $d$  как равного от 4 мкм до 8 мкм, а также может быть уменьшен риск выработки фототока утечки в промежутке между проводом 122 и первой рамкой 121.

Этап В12: образование первого изолирующего слоя 13 на первом металлическом слое 12. За этапом В12 следует этап В121.

Этап В121: образование активного слоя 17 на первом изолирующем слое 13. За этапом В121 следует этап В13.

Этап В13: образование второго металлического слоя 14 на первом изолирующем слое 13. При этом второй металлический слой 14 также образуется на активном слое 17.

Второй металлический слой 14 содержит линию data данных и совместный электрод se, и линия data данных и совместный электрод se расположены на расстоянии. Линия scan развертки и линия data данных расположены так, что они пересекаются друг с другом, образуя область xs пикселя. Совместный электрод se расположен так, что он перекрывается с проводом 122.

За этапом В13 следует этап В14.

Этап В14: образование второго изолирующего слоя 15 на втором металлическом слое 14. За этапом В14 следует этап В15.

Этап В15: образование слоя 16 электрода пикселя на втором изолирующем слое 15. Слой 16 электрода пикселя содержит электрод rx пикселя, и электрод rx пикселя соответствующим образом расположен в области xs пикселя.

Способ изготовления подложки матрицы согласно настоящему варианту осуществления выполняется так, как описано выше.

Обращаясь к фиг. 9, дисплейная панель 1000 содержит подложку CF цветного светофильтра и подложку AR матрицы согласно вышеописанным вариантам осуществления.

Следует пояснить, что дисплейная панель 1000 может представлять собой обыкновенную дисплейную панель, со слоем цветного светофильтра, расположенным в подложке CF цветного светофильтра. Она также может представлять собой панель с цветным светофильтром на матрице (COA), в которой слой цветного светофильтра расположен в подложке 100 матрицы.

Конструкция подложки AR матрицы дисплейной панели 1000 согласно настоящему варианту осуществления подобна или аналогична конструкции подложки 100 матрицы согласно вышеописанным вариантам осуществления, и конкретное содержание может относиться к подложке 100 матрицы согласно вышеописанным вариантам осуществления.

В дисплейной панели 1000 согласно вариантам осуществления настоящего изобретения первый металлический слой 12 содержит общий электрод com и линию scan развертки, и общий электрод com и линия scan развертки расположены на расстоянии. Общий электрод com содержит первую рамку 121 и провод 122, расположенный в первой рамке 121. Провод 122 и первая рамка 121 изолированы друг от друга и расположены на расстоянии. Второй металлический слой 14 и первый металлический слой 12 расположены в разных слоях. Второй металлический слой 14 содержит линию data данных и совместный электрод se, и линия data данных и совместный электрод se расположены на расстоянии. Совместный электрод se расположен так, что он перекрывается с проводом 122. При условии, что совместный электрод se расположен так, что он перекрывается с проводом 122 общего электрода com, провод 122 и первая рамка 121 расположены на расстоянии, то есть провод 122 отсоединен от первой рамки 121. Даже если имеет место короткое замыкание между совместным электродом se и проводом 122, ток в проводе 122 не будет проводиться в первую рамку 121, что уменьшает риск короткого замыкания между совместным электродом se и общим электродом com.

Несмотря на то, что настоящее изобретение было разъяснено в отношении своего предпочтительного варианта осуществления, он не предназначен для ограничения настоящего изобретения. Специалистам в данной области техники, имеющей отношение к настоящему изобретению, будет очевидно, что другие модификации примерных вариантов осуществления за пределами этих вариантов осуществления, которые конкретно описаны в данном документе, могут быть выполнены без выхода за пределы сущности настоящего изобретения. Соответственно, такие модификации считаются находящимися в пределах объема настоящего изобретения, который ограничен только приложенной формулой изобретения.

#### ФОРМУЛА ИЗОБРЕТЕНИЯ

1. Подложка матрицы, содержащая:

подложку;

первый металлический слой, расположенный на подложке, при этом первый металлический слой содержит общий электрод и линию развертки, общий электрод и линия развертки расположены на расстоянии, общий электрод содержит первую рамку и провод, расположенный в первой рамке, и провод и первая рамка изолированы друг от друга и расположены на расстоянии;

первый изолирующий слой, расположенный на первом металлическом слое;  
 второй металлический слой, расположенный на первом изолирующем слое, при этом второй металлический слой содержит линию данных и совместный электрод, линия данных и совместный электрод расположены на расстоянии, линия развертки и линия данных расположены так, что они пересекаются друг с другом, образуя область пикселя, и совместный электрод расположен так, что он перекрывается с проводом;

второй изолирующий слой, расположенный на втором металлическом слое; и

слой электрода пикселя, расположенный на втором изолирующем слое, при этом слой электрода пикселя содержит электрод пикселя, и электрод пикселя соответствующим образом расположен в области пикселя.

2. Подложка матрицы по п.1, отличающаяся тем, что содержит активный слой, расположенный на первом изолирующем слое, при этом второй металлический слой расположен на активном слое, активный слой содержит первую часть, и первая часть перекрывается с проводом;

при этом ортогональная проекция первой части на плоскость, в которой размещена подложка, размещена в ортогональной проекции провода на плоскость, в которой размещена подложка.

3. Подложка матрицы по п.2, отличающаяся тем, что структура провода содержит две короткие стороны, расположенные противоположно друг к другу, и две длинные стороны, расположенные противоположно друг к другу, при этом одна длинная сторона соединена с одним концом каждой из коротких сторон, другая длинная сторона соединена с другим концом каждой из коротких сторон, направление прохождения коротких сторон параллельно направлению прохождения линии развертки, и направление прохождения длинных сторон перпендикулярно направлению прохождения коротких сторон.

4. Подложка матрицы по п.2, отличающаяся тем, что в направлении от торцевой поверхности провода до средней области провода провод имеет одинаковую ширину.

5. Подложка матрицы по п.2, отличающаяся тем, что вертикальное расстояние между торцевой поверхностью провода и первой рамкой находится в диапазоне от 4 до 8 мкм.

6. Подложка матрицы по п.1, отличающаяся тем, что совместный электрод содержит основную проводную часть, при этом электрод пикселя содержит электрод основного пикселя, электрод основного пикселя содержит вторую рамку и первую часть в виде стержня, соединенную во второй рамке, основная проводная часть, провод и первая часть в виде стержня имеют одинаковое направление прохождения, и основная проводная часть, провод и первая часть в виде стержня расположены так, что они перекрываются друг с другом.

7. Подложка матрицы по п.6, отличающаяся тем, что ширина провода больше ширины основной проводной части.

8. Подложка матрицы по п.6, отличающаяся тем, что электрод пикселя содержит электрод субпикселя, при этом подложка матрицы содержит первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор, и первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор соответствующим образом расположены между двумя смежными областями пикселей;

при этом все затворы первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора соединены с одной соответствующей линией развертки, истоки первого тонкопленочного транзистора и второго тонкопленочного транзистора соединены с одной соответствующей линией данных, исток третьего тонкопленочного транзистора соединен со стоком второго тонкопленочного транзистора, сток первого тонкопленочного транзистора соединен с электродом основного пикселя, сток второго тонкопленочного транзистора соединен с электродом субпикселя, и сток третьего тонкопленочного транзистора соединен с совместным электродом.

9. Подложка матрицы по п.8, отличающаяся тем, что совместный электрод содержит изогнутую часть, соединенную между двумя смежными основными проводными частями, при этом изогнутая часть соответствующим образом расположена в боковой области первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора;

при этом часть изогнутой части расположена так, что она перекрывается с первой рамкой.

10. Способ изготовления подложки матрицы, включающий следующие этапы:

образование первого металлического слоя на подложке, при этом первый металлический слой содержит общий электрод и линию развертки, общий электрод и линия развертки расположены на расстоянии, общий электрод содержит первую рамку и провод, расположенный в первой рамке, и провод и первая рамка изолированы друг от друга и расположены на расстоянии;

образование первого изолирующего слоя на первом металлическом слое;

образование второго металлического слоя на первом изолирующем слое, при этом второй металлический слой содержит линию данных и совместный электрод, линия данных и совместный электрод расположены на расстоянии, линия развертки и линия данных расположены так, что они пересекаются друг с другом, образуя область пикселя, и совместный электрод расположен так, что он перекрывается с проводом;

образование второго изолирующего слоя на втором металлическом слое; и

образование слоя электрода пикселя на втором изолирующем слое, при этом слой электрода пикселя содержит электрод пикселя, и электрод пикселя соответствующим образом расположен в области пикселя.

11. Способ изготовления подложки матрицы по п.10, отличающийся тем, что для образования первого металлического слоя используют маску;

при этом маска содержит первую структуру и вторую структуру, вторую структуру располагают внутри первой структуры и на расстоянии от первой структуры, первую структуру выполняют с возможностью образования первой рамки, и вторую структуру выполняют с возможностью образования провода;

при этом вторая структура содержит первое отверстие и второе отверстие, и второе отверстие соединено с возможностью сообщения с четырьмя углами первого отверстия; и

при этом первое отверстие является прямоугольным, первое отверстие соответствует области провода, и второе отверстие соответствует боковой области четырех углов провода.

12. Способ изготовления подложки матрицы по п.11, отличающийся тем, что маска содержит третью структуру, расположенную вне первой структуры, и третью структуру выполняют с возможностью образования линии развертки;

при этом первое отверстие содержит две первые стороны, расположенные противоположно друг к другу, и две вторые стороны, расположенные противоположно друг к другу, одну первую сторону соединяют с одним концом каждой из вторых сторон, другую первую сторону соединяют с другим концом каждой из вторых сторон, направление прохождения вторых сторон параллельно направлению прохождения третьей структуры, и направление прохождения первых сторон перпендикулярно направлению прохождения вторых сторон; и

при этом часть второго отверстия выступает из первых сторон, и часть второго отверстия выступает из вторых сторон.

13. Дисплейная панель, содержащая подложку цветного светофильтра и подложку матрицы, при этом подложка матрицы содержит:

подложку;

первый металлический слой, расположенный на подложке, при этом первый металлический слой содержит общий электрод и линию развертки, общий электрод и линия развертки расположены на расстоянии, общий электрод содержит первую рамку и провод, расположенный в первой рамке, и провод и первая рамка изолированы друг от друга и расположены на расстоянии;

первый изолирующий слой, расположенный на первом металлическом слое;

второй металлический слой, расположенный на первом изолирующем слое, при этом второй металлический слой содержит линию данных и совместный электрод, линия данных и совместный электрод расположены на расстоянии, линия развертки и линия данных расположены так, что они пересекаются друг с другом, образуя область пикселя, и совместный электрод расположен так, что он перекрывается с проводом;

второй изолирующий слой, расположенный на втором металлическом слое; и

слой электрода пикселя, расположенный на втором изолирующем слое, при этом слой электрода пикселя содержит электрод пикселя, и электрод пикселя соответствующим образом расположен в области пикселя.

14. Дисплейная панель по п.13, отличающаяся тем, что подложка матрицы содержит активный слой, расположенный на первом изолирующем слое, при этом второй металлический слой расположен на активном слое, активный слой содержит первую часть, и первая часть перекрывается с проводом;

при этом ортогональная проекция первой части на плоскость, в которой размещена подложка, размещена в ортогональной проекции провода на плоскость, в которой размещена подложка.

15. Дисплейная панель по п.14, отличающаяся тем, что структура провода содержит две короткие стороны, расположенные противоположно друг к другу, и две длинные стороны, расположенные противоположно друг к другу, при этом одна длинная сторона соединена с одним концом каждой из коротких сторон, другая длинная сторона соединена с другим концом каждой из коротких сторон, направление прохождения коротких сторон параллельно направлению прохождения линии развертки, и направление прохождения длинных сторон перпендикулярно направлению прохождения коротких сторон.

16. Дисплейная панель по п.14, отличающаяся тем, что вертикальное расстояние между торцевой поверхностью провода и первой рамкой находится в диапазоне от 4 до 8 мкм.

17. Дисплейная панель по п.13, отличающаяся тем, что совместный электрод содержит основную проводную часть, при этом электрод пикселя содержит электрод основного пикселя, электрод основного пикселя содержит вторую рамку и первую часть в виде стержня, соединенную во второй рамке, основная проводная часть, провод и первая часть в виде стержня имеют одинаковое направление прохождения, и основная проводная часть, провод и первая часть в виде стержня расположены так, что они перекрываются друг с другом.

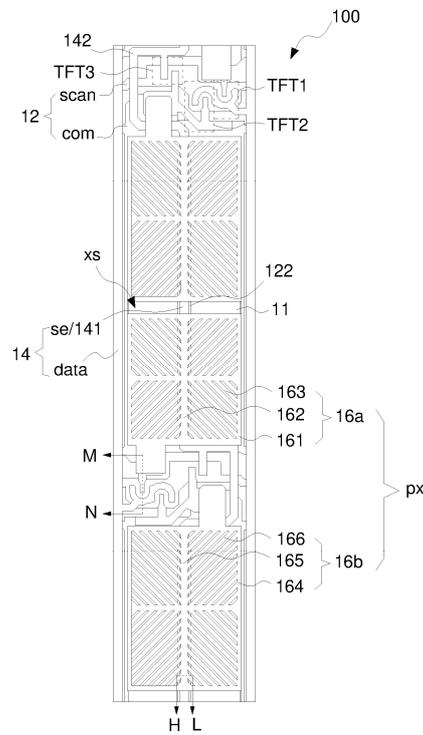
18. Дисплейная панель по п.17, отличающаяся тем, что ширина провода больше ширины основной проводной части.

19. Дисплейная панель по п.17, отличающаяся тем, что электрод пикселя содержит электрод субпикселя, при этом подложка матрицы содержит первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор, и первый тонкопленочный транзистор, второй тонкопленочный транзистор и третий тонкопленочный транзистор соответствующим образом расположены между двумя смежными областями пикселей;

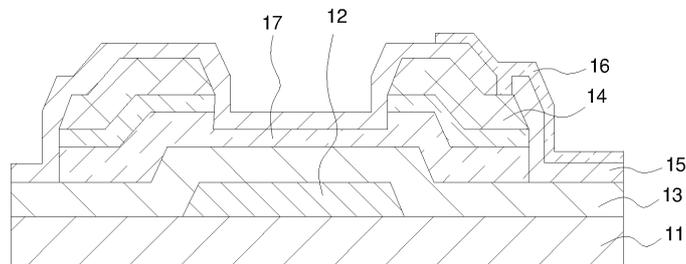
при этом все затворы первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора соединены с одной соответствующей линией развертки, истоки первого тонкопленочного транзистора и второго тонкопленочного транзистора соединены с одной соответствующей линией данных, исток третьего тонкопленочного транзистора соединен со стоком второго тонкопленочного транзистора, сток первого тонкопленочного транзистора соединен с электродом основного пикселя, сток второго тонкопленочного транзистора соединен с электродом субпикселя, и сток третьего тонкопленочного транзистора соединен с совместным электродом.

20. Дисплейная панель по п.19, отличающаяся тем, что совместный электрод содержит изогнутую часть, соединенную между двумя смежными основными проводными частями, при этом изогнутая часть соответствующим образом расположена в боковой области первого тонкопленочного транзистора, второго тонкопленочного транзистора и третьего тонкопленочного транзистора;

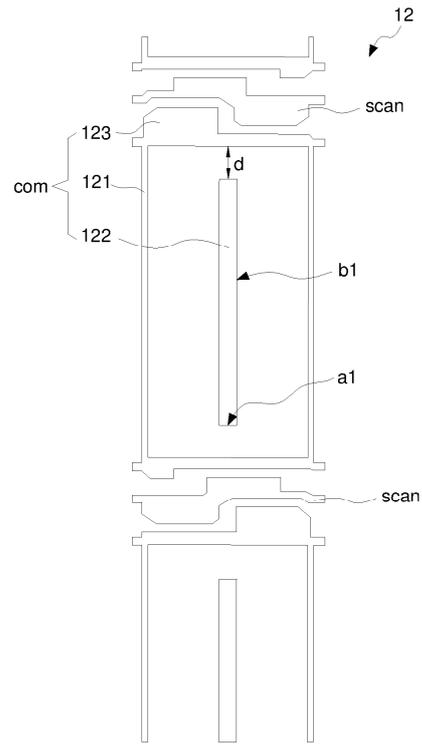
при этом часть изогнутой части расположена так, что она перекрывается с первой рамкой.



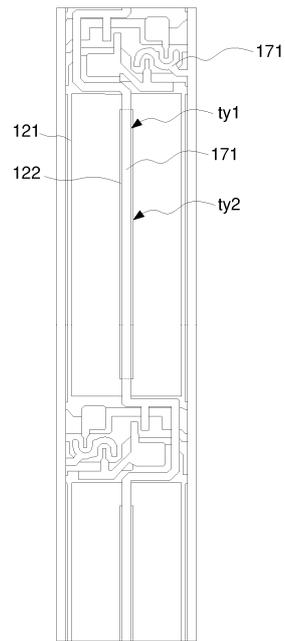
Фиг. 1



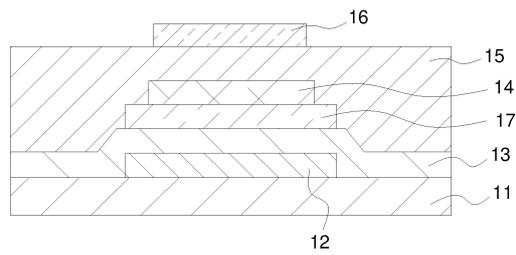
Фиг. 2



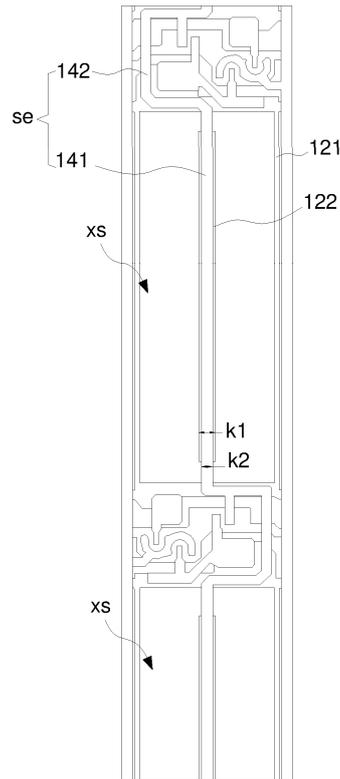
Фиг. 3



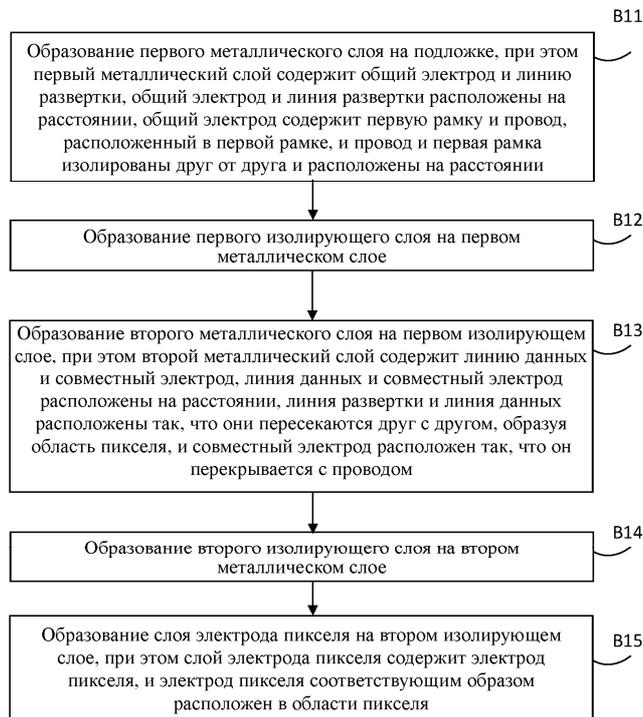
Фиг. 4



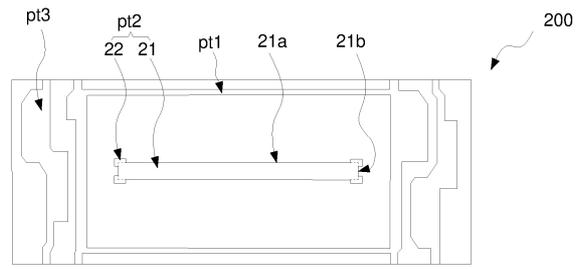
Фиг. 5



Фиг. 6



Фиг. 7



Фиг. 8



Фиг. 9